

НАСТАВНО-НАУЧНОМ ВЕЋУ

Предмет: Подобност теме и кандидата Николе Петровића за израду докторске дисертације

Одлуком Наставно-научног већа Електротехничког факултета бр. 717/28 од 16.05.2023. године, именовани смо за чланове Комисије за оцену научне заснованости теме докторске дисертације кандидата **Николе Петровића**, мастер инжењера електротехнике и рачунарства, под називом

**Систем за хардверску обраду радарских сигнала ради брзе детекције препрека
у аутомобилском саобраћају**

(енгл. *System for Hardware Radar Signal Processing for Early Detection of Automotive Obstacles*).

На основу материјала приложеног уз Захтев кандидата и одржане јавне усмене одбране, Комисија подноси следећи

ИЗВЕШТАЈ

1. Подаци о кандидату

1.1. Биографски подаци

Никола Петровић је рођен 15.03.1993. године у Смедереву, Србија. Основну школу "Свети Сава" и Гимназију завршио је у Великој Плани, као носилац дипломе Вук Стефановић Караџић. Уписао је Електротехнички факултет у Београду 2012. године. Основне студије завршио је 2016. године на модулу за електронику, са просечном оценом 9.87. Мастер студије на Електротехничком факултету у Београду, модул електроника, завршио је 2017. године са просечном оценом 10. Школске 2017/2018 уписао је докторске студије на Електротехничком факултету у Београду, модул електроника. Тренутно је уписан у трећу годину студија са положених 10 од 10 испита и просечном оценом 10.

Од фебруара 2017. године је био запослен као сарадник у настави, а од фебруара 2018 године је запослен као асистент на Катедри за електронику Електротехничког факултета у Београду. Учествоје или је учествовао у извођењу вежби на предметима: "Елементи електронике", "РФ електроника", "Анализа и моделовање електронских кола употребом HDL-AMS језика", "Аналогна интегрисана кола", "Пројектовање електронских система", "Основи електронике" за Софтверско инжењерство.

Учесник је пројекта "Развој и моделовање енергетски ефикасних, адаптивних, вишепроцесорских и вишесензорских електронских система мале снаге" министарства

просвете, науке и технолошког развоја. Школске 2018/2019. године учествовао је у “Erasmus+” размени наставног особља где је боравио недељу дана у Мадриду на “Universidad Politécnica de Madrid”. Награђен је наградом из Фонда проф. Мирка Милића за најбољи научно-стручни рад из области теорије електричних кола 2019. године. Држао је у Петници 2021. године предавање у вези пројектовања интегрисаних кола и система.

Од 2018. године, са делом радног времена, запослен је у компанији NOVELIC где ради на иновационим и комерцијалним пројектима у области система за обраду радарских сигнала.

1.2. Стечено научноистраживачко искуство

Кандидат је докторске студије уписао 2017. године и положио све испите који су предвиђени планом докторских академских студија на модулу Електроника на Електротехничком факултету Универзитета у Београду са просечном оценом 10.00.

Положени испити:

13Д041ДРФ	Дизајн интегрисаних РФ кола	10	9
13Д041ОАЕ	Одабрана поглавља из аналогне електронике	10	9
13Д071МКЕ	Метод коначних елемената у електромагнетици	10	9
13Д071РФМ	РФ и микроталасни филтри	10	9
13Д041ПСД	Примена сигма-делта технике у обради сигнала	10	9
13Д061ИТТЗ	Иновације, трансфер технологије и заштита интелектуалне својине	10	6
13Д041ИКР	Интегрисана кола за комуникационе и радарске системе	10	9
13Д041ПИС	Пројектовање интегрисаних кола и система	10	9
13Д071МЕ	Микроталасна електроника	10	9
13Д081СФ	Специјалне функције	10	9

Списак осталих реализованих обавеза

	Назив предмета	ЕСПБ
1	Научно стручни рад	3
2	Студијски истраживачки рад I	15
3	Студијски истраживачки рад II	15

Списак објављених радова

Категорија М20 - Радови објављени у научним часописима међународног значаја:

- N. Petrović, M. Petrović, and V. Milovanović, “Radar Signal Processing Architecture for Early Detection of Automotive Obstacles”, Electronics, vol. 12, no. 8, p. 1826, Apr. 2023, doi: 10.3390/electronics12081826. (M22, IF 2021: 2.690)
- N. Petrović, A. Lekić, D. Stipanović, “Lyapunov Characterization and Analysis of the Operating Modes of the AC-DC Ćuk Converter, “ IEEE Journal of Emerging and Selected Topics in Power Electronics, Vol. 7, No. 2, pp. 1318 - 1328, Jun, 2019, doi: 10.1109/JESTPE.2018.2875015 (M21a, IF 2019: 5.972)

- A. Lekić, D. Stipanović, **N. Petrović**, "Controlling the Ćuk Converter Using Polytopic Lyapunov Functions", *IEEE Transactions on Circuits and Systems. II: Express Briefs*, Vol. 65, No. 11, pp. 1678 - 1682, Nov, 2018, doi: 10.1109/TCSII.2017.2781621 (M22, IF 2018: 3.25)

Категорија М30 – Зборници међународних научних скупова:

- **N. Petrović**, V. Milovanović, "A Flexible FPGA-Based Data Acquisition System with Integrated ADCs and 32-bit RISC-V Softcore," *6th International Conference on Electrical, Electronic and Computing Engineering, IcETRAN 2019*, Srebrno jezero, Serbia, Jun, 2019, ISBN: 978-86-7466-785-9 (M33)
- I. Vasiljević, **N. Petrović**, A. Lekić, "Investigation of chaotic behavior in Clapp oscillator," *5th International Conference on Electrical, Electronic and Computing Engineering, IcETRAN 2018*, pp. ELI2.5.1 - ELI2.5.4, Palić, Serbia, Jun, 2018, ISSN/ISBN: 978-86-7466-752-1 (M33)
- A. Lekić, D. Stipanović, **N. Petrović**, "Controlling the Ćuk converter using piecewise linear Lyapunov functions," *XIX Symposium on Power Electronics*, Novi Sad Ee2017, pp. 1 - 5, Novi Sad, Serbia, Oct, 2017 (category M33)
- **N. Petrović**, R. Đurić, "A 94GHz low power UWB LNA for passive radiometer," *INFOTEH – Jahorina*, vol. 16, pp. 11-15, March 2017, Jahorina, Serbia, ISBN 978-99976-710-0-4 (M33)

Категорија М60 – Зборници скупова националног значаја:

- N. Petrović**, R. Đurić, J. Popović Božović, "Projektovanje mreže za prilagođenje širokopojasnog pojačavača snage sa minimalnom talasnošću P1dB u propusnom opsegu," (English translation: Designing matching network for wideband power amplifier with minimum P1dB ripple for specific bandwidth) 62. Conference for Electronics, Telecommunications, Computers, Automatic Control and Nuclear Engineering (ETRAN) 2018, pp. 246 - 249, Palić, Serbia, June, 2018, ISSN/ISBN: 978-86-7466-752-1 (M63)
- D. Jevtić, M. Marinković, **N. Petrović**, R. Đurić, "CMOS injeksiono sinhronisani delitelj učestanosti sa 4 za 22GHz opseg učestanosti," (English translation: CMOS injection-locked frequency divider by 4 for frequency range of 22GHz) 62. Conference for Electronics, Telecommunications, Computers, Automatic Control and Nuclear Engineering (ETRAN) 2018, pp. 246 - 249, Palić, Serbia, June, 2018, ISSN/ISBN: 978-86-7466-752-1 (M63)

Пред Комисијом формираном од стране Наставно-научног већа Електротехничког факултета Универзитета у Београду, у саставу

1. др Иван Поповић, ванредни професор, Универзитет у Београду - Електротехнички факултет, председник комисије,
2. др Владимир Миловановић, ванредни професор, Универзитет у Крагујевцу - Факултет инжењерских наука, члан комисије који није запослен на Електротехничком факултету Универзитета у Београду ,
3. др Саша Стојановић, доцент, Универзитет у Београду - Електротехнички факултет, члан комисије,
4. др Драгомир Ел Мезени, доцент, Универзитет у Београду - Електротехнички факултет, члан комисије
5. др Владимир Петровић, доцент, Универзитет у Београду - Електротехнички факултет, члан комисије,

на јавној усменој одбрани теме докторске дисертације, **одржаној 5.6.2023. године**, кандидат је успешно одговорио на сва питања и добио оцену **задовољно**.

Комисија је на одбрани теме предложила да се радни наслов тезе

Хардверска архитектура за обраду радарских сигнала ради брзе детекције препрека
у аутомобилском саобраћају

промени у

Систем за хардверску обраду радарских сигнала ради брзе детекције препрека
у аутомобилском саобраћају

1.3. Оцена подобности кандидата за рад на предложеној теми

Кандидат Никола Петровић поседује адекватан ниво знања из области које представљају основу неопходну за решавање проблема који се разматрају у предложеној докторској дисертацији. До сада је публикувао укупно 9 научних чланака; при чему је на 5 првопотписани аутор. Кандидат је објавио 3 научна чланка у међународним часописима са импакт фактором. Положио је све испите на докторским студијама Електротехничког факултета Универзитета у Београду са просечном оценом 10.00. На основу приказа резултата досадашњег научно-истраживачког рада и оствареног искуства, Комисија констатује да кандидат Никола Петровић поседује истраживачко искуство које га квалификује за израду докторске дисертације.

2. Предмет и циљ истраживања

У циљу повећања сигурности возача и осталих учесника у саобраћају, већина аутомобилских компанија користе напредне системе за помоћ при вожњи (енгл. *Advanced Driving Assistance System - ADAS*) [1,2]. Највећи број ових система користи FMCW радаре као примарне сензоре који, за разлику од камера, могу радити у условима слабе видљивости и могу детектовати препреке и кроз непрозирне материјале. Типични опсежи учестаности у којима ови радаре раде су 24 и 77/79GHz. Све више произвођача аутомобила се опредељују за 77/79GHz FMCW радаре услед већег пропусног опсега, боље резолуције и мањих антена у односу на 24 GHz FMCW радаре [3]. Ови радаре се деле на три категорије у зависности од опсега мерења на радаре кратког домета (до 50 метара), радаре средњег домета (до 100 метара) и радаре дугог домета (до 250 метара) [4]. Уобичајено једно возило садржи више различитих типова радарских сензора.

Са напретком алгоритама са машинско учење, све више система за помоћ у вожњи прикупља податке са сензора у једну централизовану процесорску јединицу, након чега процесор покреће дубоку неуронску мрежу која одлучује шта се налази у непосредној близини возила и да ли је потребно убрзати или зауставити. Међутим, обично се необрађени радарски подаци процесијају пре него што се проследи процесорској јединици [5,6]. На пример, да би се добила информација о брзини и удаљености препреке од возила потребно је извршити Доплерову брзу Фуријеову трансформацију (FFT) над овим подацима. У зависности од тога како је радар подешен, овај вид процесијања може трајати од пар до неколико десетина милсекунди. Са друге стране, инференција неуронских мрежа обично траје знатно дуже [6-8]. С обзиром на број различитих сензора који постоје, поготово у аутономним возилима, очигледно је да процесор не може обрадити податке са свих сензора и донети одлуке у

реалном времену. Самим тим, временски критичне одлуке се морају донети што ближе сензору како би се избегло време потребно да процесор прикупи и процесира податке са сензора.

У научној и техничкој литератури се може наћи број различитих архитектура за хардверску обраду података са FMCW радарских система које могу одредити да ли препрека постоји или не без потребе за централним процесирањем података [7-11]. Оно што је заједничко за све ове топологије је то да садрже хардверски акцелератор за рачунање FFT. Иако паралелна директно-мапирана FFT имплементација има најмање кашњење, она се ретко када користи. Са порастом димензија FFT-а, број хардверских ресурса који је потребан да би се овај тип FFT-а имплементирао постаје непрактично велики. С обзиром на велики број различитих радарских сензора који може постојати на једном возилу, лако је уочити да је за овај тип имплементације потребно издвојити превише хардверских ресурса и да је то ретко када оправдано. Самим тим, у овим системима се најчешће користе проточне SDF (енгл. *Single-path Delay Feedback*) FFT архитектуре јер оне представљају балансирани компромис по заузећу ресурса и времену извршавања између временски-мултиплексираних FFT имплементација и паралелних директно-мапираних FFT имплементација [12]. Један од проблема постојећих топологија је тај што оне генерално не узимају у обзир време које је потребно примити податке са радара и обично претпостављају да радарски подаци стижу континуално у хардверски акцелератор што је ретко када случај у реалним ситуацијама. Као резултат, кашњења ових система су често претерано оптимистична и дају привид тога да су кашњења система мања него што заиста јесу. Поред овога, већина постојећих топологија није довољно флексибилна да покрије потребе великог броја различитих радарских сензора који се користе у аутомобилској индустрији.

Проблем претерано оптимистичног кашњења се може решити пројектовањем система који узима у обзир начин на који радарски сензор шаље податке ка акцелератору и оптимизацијом кашњења на системском нивоу. Циљ ове дисертације је решавање наведених проблема. Као експериментална верификација, у дисертацији биће презентована хардверска архитектура за обраду радарских сигнала ради брзе детекције препрека у аутомобилском саобраћају која се може подесити тако да ради са великим бројем различитих радарских сензора који се користе у аутомобилској индустрији. Хардверски генератор биће написан у Chisel [13] језику за развој хардвера и биће довољно флексибилан да се може користити за обраду података великог броја различитих комерцијалних FMCW радара. Поред флексибилности, при пројектовању топологије хардверског генератора биће узет у обзир и начин на који радар шаље податке ка њој и биће оптимизована на системском нивоу тако да се кашњење система минимизује. Поред овога, биће презентовани и експериментални резултати који потврђују функционалност система.

Релевантни радови из области истраживања:

- [1] Daniel Watzenig, M.H. *Automated Driving Safer and More Efficient Future Driving*; Springer International Publishing: Berlin/Heidelberg, Germany, 2017.
- [2] Li, X.; Wang, X.; Yang, Q.; Fu, S. Signal Processing for TDM MIMO FMCW Millimeter-Wave Radar Sensors. *IEEE Access* 2021, 9, 167959–16797

- [3] Hakobyan, G.; Yang, B. High-Performance Automotive Radar: A Review of Signal Processing Algorithms and Modulation Schemes. *IEEE Signal Processing Magazine* 2019, 36, 32–44.
- [4] Patole, S.M.; Torlak, M.; Wang, D.; Ali, M. Automotive radars: A review of signal processing techniques. *IEEE Signal Processing Magazine* 2017, 34, 22–35.
- [5] Cha, D.; Jeong, S.; Yoo, M.; Oh, J.; Han, D. Multi-Input Deep Learning Based FMCW Radar Signal Classification. *Electronics* 2021, 10, 1144.
- [6] Kim, W.; Cho, H.; Kim, J.; Kim, B.; Lee, S. YOLO-Based Simultaneous Target Detection and Classification in Automotive FMCW Radar Systems. *Sensors* 2020, 20, 2897.
- [7] Heo, J.; Jung, Y.; Lee, S.; Jung, Y. FPGA implementation of an efficient FFT processor for FMCW radar signal processing. *Sensors* 2021, 21, 6443.
- [8] Styles, T.; Wildman, L. An optimised processor for FMCW radar. In Proceedings of the 2014 44th European Microwave Conference, Rome, Italy, 5–10 October 2014; pp. 1800–1803.
- [9] Xu, L.; Lien, J.; Li, J. Doppler–range processing for enhanced high-speed moving target detection using LFM CW automotive radar. *IEEE Transactions on Aerospace and Electronic Systems* 2021, 58, 568–580.
- [10] Choi, Y.; Jeong, D.; Lee, M.; Lee, W.; Jung, Y. FPGA Implementation of the Range-Doppler Algorithm for Real-Time Synthetic Aperture Radar Imaging. *Electronics* 2021, 10, 2133.
- [11] Engels, F.; Heidenreich, P.; Wintermantel, M.; Stäcker, L.; Al Kadi, M.; Zoubir, A.M. Automotive Radar Signal Processing: Research Directions and Practical Challenges. *IEEE Journal of Selected Topics in Signal Processing* 2021, 15, 865–878.
- [12] Thompson, “Fourier transforms in VLSI,” *IEEE Transactions on Computers*, vol. C-32, no. 11, pp. 1047–1057, 1983.
- [13] Bachrach, J.; Vo, H.; Richards, B.; Lee, Y.; Waterman, A.; Avižienis, R.; Wawrzynek, J.; Asanović, K. Chisel: Constructing hardware in a Scala embedded language. In Proceedings of the DAC Design Automation Conference 2012, San Francisco, CA, USA, 3–7 June 2012; pp. 1212–1221.

3. Полазне хипотезе

- Постојеће топологије за обраду радарских сигнала генерално нису довољно флексибилне да се користе за обраду података са више различитих радарских сензора већ су углавном пројектоване да раде са специфичним типом сензора. Самим тим за различите сензоре је потребно користити различите топологије за обраду података. Могуће је пројектовати архитектуру која се може подесити тако да врши обраду података са великог броја различитих радарских сензора.
- Познато је да виши програмски језици генерално омогућавају већу флексибилност. Самим тим, уместо стандардних HDL језика (Verilog и VHDL), за пројектовање архитектуре биће коришћен Chisel који је базиран на програмском језику Scala и погодан је за пројектовање флексибилних хардверских архитектура.
- Постојеће архитектуре за обраду радарских сигнала су углавном оптимизоване за минимално кашњење на нивоу блокова. Могуће је оптимизовати хардверски акцелератор на системском нивоу.
- Постојеће архитектуре не узимају у обзир време између две рампе FMCW радара као ни време које је потребно да се одбирци једне рампе пошаљу са сензора ка

акцелератору. Могуће је оптимизовати кашњење система за обраду радарских сигнала на основу ових времена и аналитички одредити минимално кашњење система.

Потребно је показати да је могуће пројектовати хардверски генератор који узима у обзир време слања података са сензора као и време између суседних рампи FMCW радара.

4. Научне методе истраживања

- Прикупљање и анализа постојећих техника и топологија за оптимизацију хардверских акцелератора за обраду радарских сигнала.
- Анализа предности и мана архитектура за брзо детектовање аутомобилских препрека.
- Дефинисање хардверског генератора за брзо детектовање аутомобилских препрека.
- Анализа кашњења и дефинисање ограничења пројектованог хардверског генератора.
- Квалитативно поређење постојећих референтних топологија и предложеног хардверског генератора.
- Верификација функционалности пројектованог хардверског генератора за брзо детектовање аутомобилских препрека у симулацији и на конкретној хардверској FPGA платформи.

5. Очекивани научни допринос

Главни очекивани научни допринос ове дисертације је нова архитектура хардверског генератора за обраду радарских података која за циљ има брзу детекцију аутомобилских препрека чије је кашњење оптимизовано на системском нивоу. При чему, за разлику од постојећих архитектура, при оптимизацији кашњења биће узето у обзир и време које је потребно да хардверски акцелератор прими податке са радара. Очекивани доприноси ове дисертације су:

- Преглед, систематизација и анализа постојећих топологија за хардверску детекцију аутомобилских препрека.
- Нови хардверски генератор за генерисање система за брзу детекцију аутомобилских препрека који узима у обзир и време које је потребно да се одбирци рампе FMCW радара пошаљу ка акцелератору као и време између суседних рампи.
- Аналитичка анализа минималног кашњења система у зависности од параметара генератора и подешавања FMCW радара.

6. План истраживања и структура рада

Планирано је да се истраживање спроведе у следећим фазама:

- Прва фаза обухвата анализу постојећих хардверских топологија за детекцију аутомобилских препрека. Циљ ове фазе је да се систематизује постојеће знање у овој области и да се уоче предности и мане различитих приступа овом проблему. На основу закључака из ове фазе биће формулисани основни критеријуми које хардверски генератор треба да испуни.
- Друга фаза подразумева дефинисање хардверског генератора за брзу детекцију аутомобилских препрека. У оквиру ове фазе је потребно предложени генератор поредити са постојећим најбољим решењима и побољшавати тренутни резултат. Крај друге фазе подразумева комплетно дефинисан хардверски генератор који је довољно флексибилан да се може користити за обраду података постојећих аутомобилских FMCW радара.
- Трећа фаза обухвата анализу постојећих топологија за обраду радарских сигнала са малим кашњењем. Циљ ове фазе је да се систематизује постојеће знање у овој области и да се уоче најчешћи проблеми постојећих топологија.
- Четврта фаза подразумева дефинисање хардверског генератора који омогућава брзу детекцију аутомобилских препрека. Предложени генератор ће бити поређен са стандардним топологијама анализираним у претходној фази.
- Пета фаза се бави реализацијом предложеног генератора. У оквиру ове фазе хардверски генератор ће бити тестиран у симулираном окружењу, као и на конкретној FPGA платформи.

7. Закључак и предлог

На основу приложене документације и непосредног увида у досадашњи научни рад кандидата Николе Петровића, мастер инжењера електротехнике и рачунарства, Комисија закључује следеће:

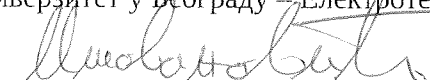
- Кандидат испуњава све формалне и суштинске услове прописане Законом о високом образовању, Статутом Универзитета у Београду и Статутом Електротехничког факултета у Београду за израду докторске дисертације.
- Предложена тема **„Систем за хардверску обраду радарских сигнала ради брзе детекције препрека у аутомобилском саобраћају”** је научно заснована, а резултати до којих ће се доћи израдом ове дисертације представљаће значајан и оригиналан допринос. Тема припада ужој научној области Електроника.

На основу претходно изложеног, Комисија предлаже Наставно-научном већу Електротехничког факултета у Београду да кандидату Николи Петровићу одобри израду докторске тезе под насловом **„Систем за хардверску обраду радарских сигнала ради брзе детекције препрека у аутомобилском саобраћају”** (енгл. *“System for Hardware Radar Signal Processing for Early Detection of Automotive Obstacles”*), а под менторством др Лазара Сарановца, редовног професора Електротехничког факултета у Београду.

ЧЛАНОВИ КОМИСИЈЕ

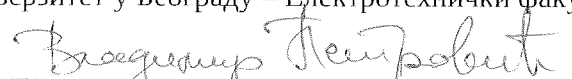

др Лазар Сарановац, редовни професор
Универзитет у Београду – Електротехнички факултет


др Иван Поповић, ванредни професор
Универзитет у Београду – Електротехнички факултет


др Владимир Миловановић, ванредни професор
Универзитет у Крагујевцу – Факултет инжењерских наука


др Саша Стојановић, доцент
Универзитет у Београду – Електротехнички факултет


др Драгомир Ел Мезени, доцент
Универзитет у Београду – Електротехнички факултет


др Владимир Петровић, доцент
Универзитет у Београду – Електротехнички факултет